

# MÒDUL 1 - DISSENY ANALÒGIC

El mòdul de disseny analògic consta de dues pràctiques, amb un temps previst de realització de quatre sessions de laboratori. La primera pràctica comença amb una introducció a l'ús de PSpice (una versió comercial del simulador SPICE) per mitjà de la simulació d'una sèrie de circuits. A continuació, a la segona pràctica, es dissenya, munta i comprova el circuit encarregat de rebre el senyal enviat pel emissor d'infrarojos.

## PRÀCTICA 1. INTRODUCCIÓ A PSPICE

**El temps per realitzar aquesta pràctica es d'una sessió.**

### 1.1. Introducció

El simulador de circuits electrònics SPICE està considerat universalment l'estàndard en simulació de circuits. D'aquest programa universitari n'existeixen diverses versions comercials, entre elles PSpice, amb diverses opcions, millores d'ús, etc., però sempre conservant el nucli de simulació comú.

És important tenir present que en aquestes pràctiques s'utilitzarà la **versió d'avaluació** de PSpice per a Windows. Aquesta versió té la funcionalitat del programa complet, però el nombre de nusos del circuit està limitat, així com el nombre de dispositius actius. Aquests límits no són restrictius en les pràctiques si es fa un ús raonable dels dispositius i nusos.

**En aquesta primera sessió no cal lliurar cap estudi previ**

## 1.2. Objectius de la pràctica

- Introduir la simulació com a eina pràctica per comprovar el funcionament dels circuits analògics i determinar les seves limitacions.
- Desenvolupar la capacitat d'utilització del programa PSpice.
- Utilitzar els tipus de simulació més usuals en SPICE.
- Analitzar gràficament les dades obtingudes.

## 1.3. Realització de la pràctica

Cal fer servir el manual de PSpice com a referència ràpida per a localitzar les comandes i operacions més freqüentment usades en aquest programa.

Responen les qüestions (Q) que s'indiquen a mesura que aneu realitzant la pràctica. Quan sigui necessari, imprimiu els resultats.

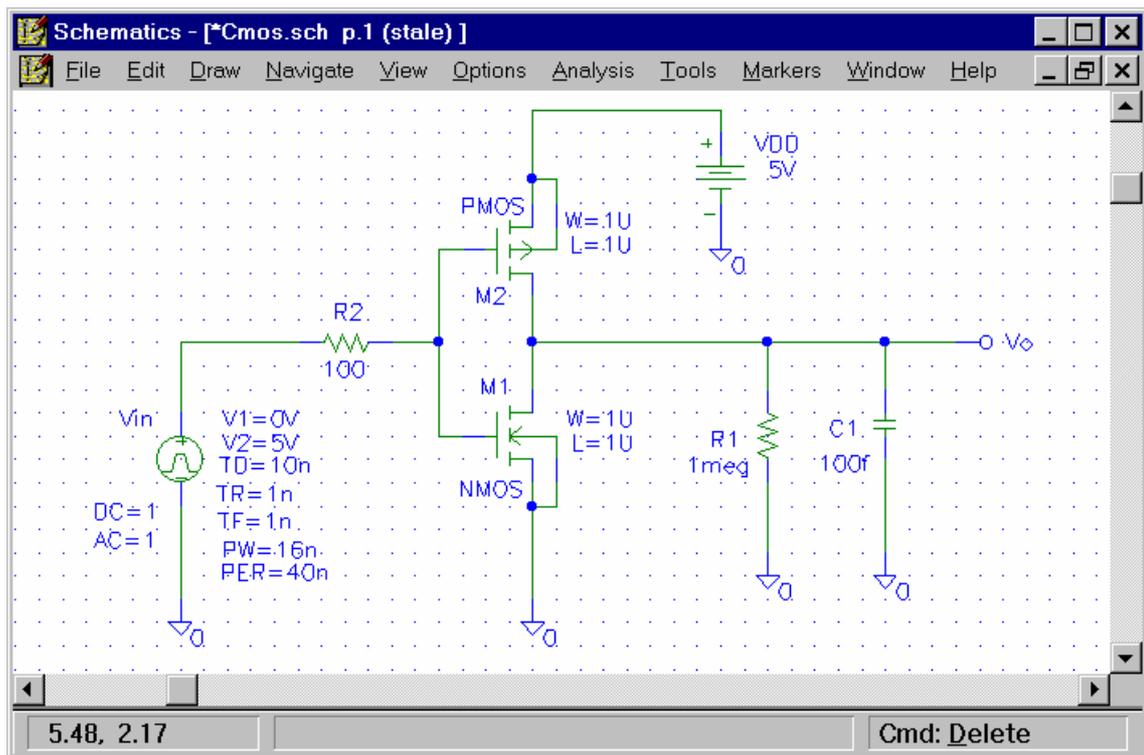
### 1.3.1 Introducció al PSpice

En primer lloc, i prenent com a exemples un inversor CMOS i un amplificador operacional configurat com a seguidor, es mostren les diverses passes per simular un circuit amb PSpice.

#### a) Inversor CMOS

El primer exemple és un inversor CMOS. Les etapes necessàries per simular aquest circuit són les següents:

1. Obriu el programa *Schematics*, que permet dibuixar l'esquema elèctric del circuit.
2. Seleccionen, de les llibreries que s'indica a la Taula I, els components que componen l'inversor CMOS. Situeu-los correctament en el full *Schematics*, tal com es mostra a la figura 1, tot indicant-hi els atributs dels diferents elements (valors nominal i paràmetres dels dispositius i de les fonts). Tingueu present la llista de **suffixos numèrics** que apareix al manual de PSpice. Connecteu tots els elements.
3. Un cop hem editat el dibuix, el salvem amb el nom "cmos.sch". Tot seguit cal comprovar que les interconnexions realitzades siguin correctes. Per fer-ho anem a *Analysis* del menú principal i seleccionem l'opció *Create Netlist*. Si es produeix algun error hem de tornar al full *Schematics* i corregir-lo. Observeu el netlist resultant *seleccionant Analysis → Examine Netlist*. S'obrirà una finestra on es mostra un fitxer de text amb els elements, els seus paràmetres i les connexions a nusos d'acord amb la sintaxi de SPICE. Un cop identificat el significat de les línies d'aquest fitxer, tanqueu la finestra.



**Figura 1. Circuit inversor CMOS**

4. La següent fase consisteix en realitzar la simulació del circuit. Cal triar primer el tipus d'anàlisi i especificar els seus paràmetres. Per triar-lo seleccionem *Analysis* → *Setup*. En aquest primer exemple primer farem una anàlisi en DC per obtenir la característica d'entrada/sortida  $v_o(v_i)$ , i després una anàlisi transitoria per observar la resposta temporal.

Llibreria	Elements	Exemples
Source	Fonts de tensió i corrent	VPULSE, VDC
Analog	Elements passius i reactius	R, C, L
mòdul1	Dispositius de les pràctiques	NMOS, PMOS, TLC272
Port	Elements d'interfície	BUBBLE, GND ANALOG

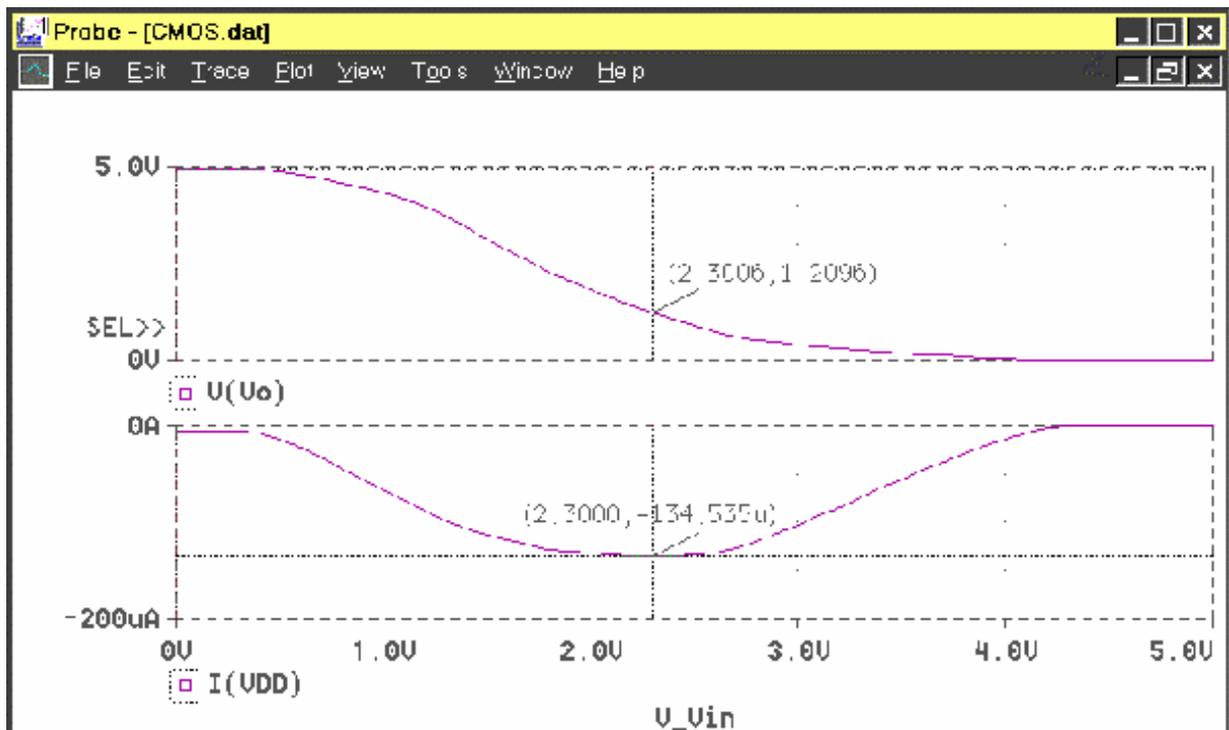
**Taula I. Llibreries de components emprades als exemples**

5. Per seleccionar l'anàlisi en contínua, polseu el botó *DC SWEEP*. D'entre les diferents opcions que apareixen, triem la que ens interessa. Programeu l'escombrat de la tensió d'entrada de 0 V a 5 V en intervals de 10 mV. Tanqueu els formularis, i tornant a la finestra *Schematics* trieu *Analysis* → *Simulate*. Si la simulació no ha tingut errors, s'obrirà el programa *Probe*, que permet visualitzar i obtenir valors numèrics de les variables del circuit (tensions i corrents), tal com es mostra a la figura 2.

En aquesta figura es visualitzen dos gràfics. El de dalt representa la característica de transferència  $V_o(V_{in})$ . El de baix representa el corrent de la font d'alimentació, que ens dóna idea del consum de l'inversor CMOS, en funció de la tensió d'entrada. Per mitjà de la funció *Tools* → *Cursor* → *Display* i de *Tools* → *Label* → *Mark* es poden marcar els valors singulars de les corbes. El mínim del corrent s'ha obtingut amb *Tools* → *Cursor* → *Min*.

**Q1.** Per què és negatiu el corrent de  $V_{DD}$ ?

**Q2.** Representeu el corrent de drenador del transistor M1. On se situa el màxim del corrent respecte a les tensions? A què és degut? Quin és el seu valor? (es poden fer mesures numèriques amb la comanda *Cursor*<sup>1</sup>)



**Figura 2. Anàlisi en contínua de l'inversor CMOS**

**Q3.** Quines diferències hi ha entre el corrent de drenador del transistor M1 i el de la font d'alimentació? Per què?

**Q4.** Quina és la potència dissipada per l'inversor CMOS quan aquest condueix el corrent màxim?

Observeu que per automatitzar les mesures dels nusos de major interès podeu incloure sondes de mesura de tensió i de corrent, els anomenats *Markers*. Es poden incorporar a

<sup>1</sup> Hi ha dos cursors que permeten fer lectures absolutes i relatives de punts sobre la corba seleccionada. El desplaçament del cursor 1 sobre la corba s'aconsegueix mitjançant les tecles de desplaçament horitzontal. Per desplaçar el cursor 2 cal prémer, a més, la tecla de majúscules. El desplaçament de cada cursor també es pot aconseguir mitjançant el botó de esquerra i dret del ratolí.

Si tenim més d'una corba representada simultàniament, els cursors fan referència a la corba seleccionada en cada instant. La selecció de corbes s'aconsegueix accionant les tecles de desplaçament horitzontal simultàniament amb la tecla de control o mitjançant l'opció *SELECT\_PLOT* del menú *PLOT*..

la finestra *Schematics* seleccionant les opcions *Markers* → *Mark Voltage/Level* i *Markers* → *Mark Current into Pin* del menú principal.

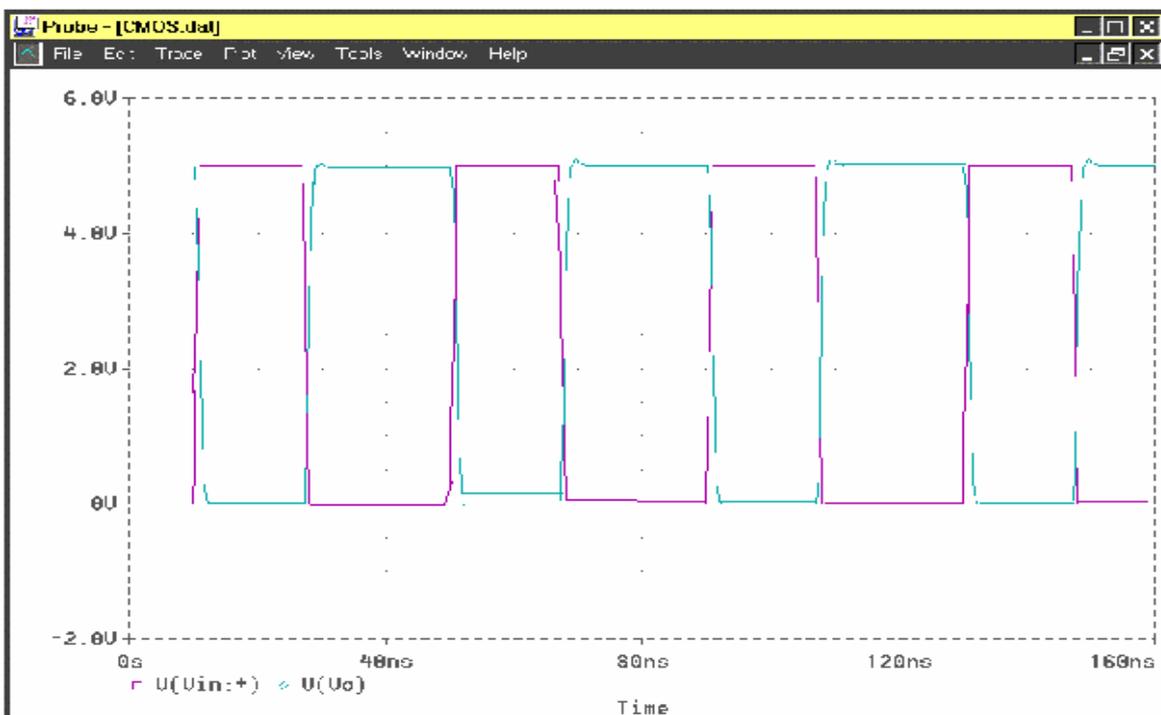
**Q5.** Tanqueu la finestra *Probe* i modifiqueu els valors d'*W* dels transistors des de la finestra *Schematics* (per exemple,  $W=3U$  al PMOS i  $W=1U$  a l'NMOS). Torneu a simular. Indiqueu quines modificacions apareixen a la característica de transferència i a què son degudes.

Torneu a deixar els transistors amb les seves dimensions originals (Figura 1).

Els paràmetres dels dispositius actius es defineixen en SPICE en els anomenats models. Podem veure els models dels dispositius NMOS i PMOS que hem fet servir. Per a això, des de la finestra *Schematics* (tanqueu *Probe* si no ho està) seleccionem el dispositiu que vulguem observar amb un sol clic. Fent *Edit* → *Model*, posem el botó *Edit Instance Model (Text)*, i apareix una finestra de text amb la descripció del model.

**Q6.** Quant val la tensió llindar ( $V_{TO}$ ) del transistor PMOS que hem simulat? I la del transistor NMOS?

6. L'anàlisi transitòria permet observar la resposta a senyals variables en el temps. El generador de senyal definit a l'esquema (Figura 1) donarà una forma d'ona quadrada periòdica (comproveu-ho al manual PSpice, apartat de generadors, VPULSE). Per seleccionar l'anàlisi transitòria, des de la finestra *Schematics* trieu *Analysis* → *Setup* i premeu el botó *Transient*. Definiu *Print Step* (per exemple 1 ns) i *Final time* (per exemple 160 ns). Sortiu dels formularis i simuleu de nou. Les formes d'ona d'entrada i sortida es mostren a la fig. 3.



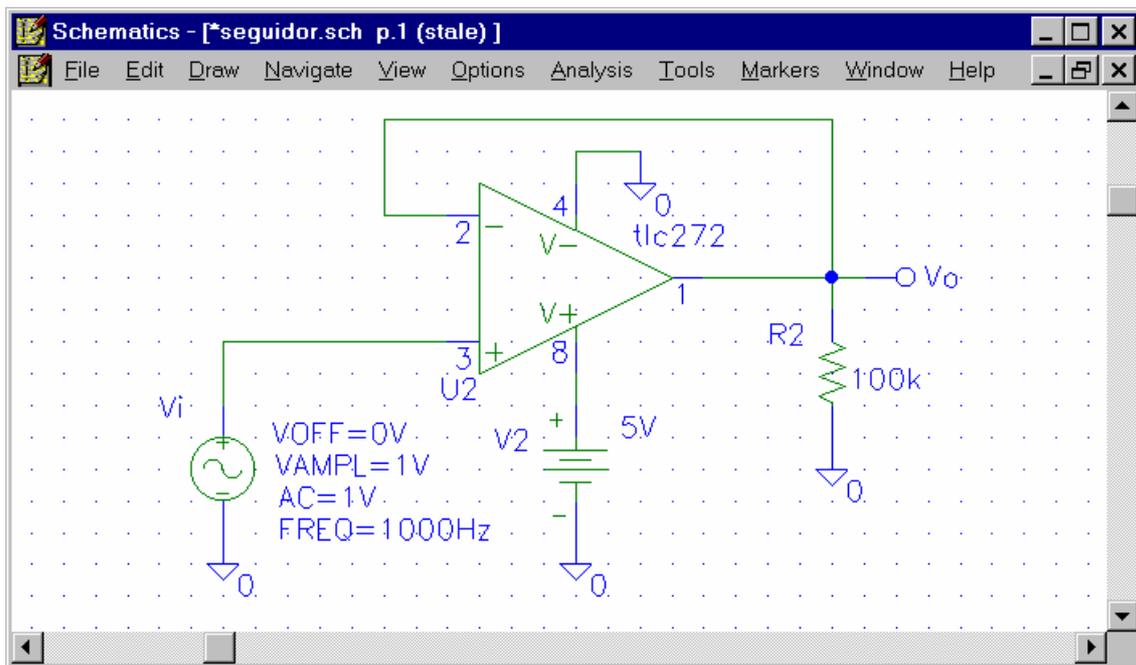
**Figura 3.** Tensió d'entrada i de sortida de l'inversor CMOS

**Q7.** Reduïu els temps de l'anàlisi transitoria en un ordre de magnitud (feu-ho amb tots els valors de temps de la definició de la font  $V_{in}$ , així com amb els paràmetres de l'anàlisi transitoria). Què ha passat amb el senyal de sortida  $V_o$  respecte a la simulació anterior? Imprimiu la forma d'ona de la sortida  $V_o$ .

**Q8.** Obteniu la freqüència màxima de funcionament correcte de l'inversor. Preneu com a un possible criteri de "funcionament correcte" que la tensió de presentí un nivell alt superior a 4 V i un nivell baix inferior a 1 V (Considerant que l'alimentació està compresa entre 5V i 0 V).

## b) Circuit seguidor de tensió

Aquest segon circuit és un seguidor de tensió construït amb l'amplificador operacional TLC272, que es farà servir també per al muntatge experimental de la pràctica.



**Figura 4. Seguidor amb A.O.**

El circuit es mostra a la figura 4. Observeu que l'AO es polaritza amb una alimentació asimètrica de 0 V i 5 V. Entreu l'esquemàtic, emprant una font del tipus VSIN per representar  $V_{in}$ . Posant els paràmetres adequats (*Analysis* → *Setup*), simuleu el circuit en DC i en transitori. A *Probe* seleccioneu ara l'anàlisi en DC de  $V_o$  i  $V_{in}$ .

**Q9.** Per a quins marges de tensió d'entrada  $V_{in}$  l'A.O. es comporta com un seguidor amb un error menor que 10 mV? Quin marge de tensions de sortida té? Expliqueu com heu obtingut els resultats

**Q10** Si observem la forma d'ona de sortida a l'anàlisi transitoria, podem veure que està distorsionada. Per què?. Afegiu un nivell de continua d'1 V a la tensió d'entrada i observeu la sortida. Quina millora s'ha produït?

Per estudiar el comportament freqüencial del seguidor, hem de triar l'anàlisi *AC SWEEP*. Dins *AC-Sweep-Type* trieu la representació *Decade* (eix d'abcisses en escala logarítmica). Com a paràmetres (*Sweep Parameters*) utilitzeu 10 punts per dècada, freqüència inicial de 10 Hz i final de 100 MHz. Dins de *Probe*, representeu el diagrama de Bode de la tensió de sortida, així com la seva fase. Utilitzeu les comandes ***dB(V(Vo))*** per representar l'amplitud i ***P(V(Vo))*** per representar la fase, dins la caixeta que apareix un cop s'ha executat *Trace-add*. Podeu fer la representació en dues gràfiques diferents, per mitjà de la comanda *Add-Plot*.

**Q11.** Quant val la freqüència de tall del seguidor?

**Q12.** Mitjançant una simulació transitòria obteniu el *slew-rate* del TLC272.

**Q13.** Contrasteu els valors obtinguts en les simulacions fetes en aquest apartat amb els paràmetres corresponents del full de característiques de l'A.O. donat pel fabricant. En particular compareu els valors de Ample de Banda, *Slew-Rate* i Marge de tensió de sortida.

## PRÁCTICA 2: RECEPTOR DE INFRARROJOS

Como estudio previo de esta práctica deberéis entregar una hoja con los cálculos de diseño de los valores de los componentes. En concreto eso corresponde a la respuesta a todas las preguntas "P" del enunciado, desde P1 hasta P14

### 1. Introducción

Antes de acceder a esta práctica tiene que haberse completado el diseño del circuito frontal de recepción de infrarrojos (apartado 2) que permitirá convertir la señal óptica recibida desde el emisor de mando a distancia en una señal digital limpia que pueda ser enviada a la unidad de control.

Esta práctica consta de 2 partes diferenciadas, posteriores al diseño que debe hacerse fuera del laboratorio, una primera de simulación y otra segunda de medidas. Durante la primera, se pretende simular el comportamiento del circuito diseñado y hacer los retoques pertinentes. Durante la segunda se pretende medir el comportamiento del circuito en un montaje real. Para completar esta práctica se dispone de 3 sesiones que deben distribuirse entre ambas partes, en todo caso se recomienda traer al menos parte del circuito montado en la segunda sesión.

El receptor de infrarrojos tiene como misión recibir una señal digital serie asíncrona modulada en AM en una señal portadora de luz infrarroja. La señal recibida estará compuesta por caracteres independientes separados por espacios ausentes de señal. La figura 1 muestra un ejemplo del inicio de uno de estos caracteres, en la que puede apreciarse un bit de "start" seguido por una secuencia "011".



**Figura 1.** Ejemplo de señal recibida

Los niveles lógicos de "0", por tanto se caracterizan por la ausencia de señal infrarroja, mientras que los niveles "1" se caracterizan por la existencia de una emisión infrarroja en forma de señal cuadrada de una determinada frecuencia que denominaremos *frecuencia portadora*.

La tabla 1 muestra las características de la señal a detectar.

Frecuencia portadora ( $f_0$ )	32,678 kHz
Velocidad de transmisión	512 baudios
Tipo de modulación	AM (100%)
Bits de start	1
Bits de datos	8
Bit de Paridad	No hay
Bits de stop	1

**Tabla 1:** Características de la señal a detectar

La frecuencia portadora, tal y como se ha mencionado anteriormente, es la frecuencia de la señal cuadrada que representa el nivel "1" lógico. La velocidad de transmisión es el inverso de la duración de un símbolo y se mide en baudios. En nuestra transmisión cada símbolo corresponde a un bit "0" o "1", por lo que la velocidad de transmisión en bits por segundo es la misma que en baudios (símbolos por segundo).

El tipo de modulación es AM donde la amplitud de la señal es la que determina la diferencia entre los símbolos. Al tratarse de un nivel de modulación del 100% se indica que uno de los dos símbolos (el "0") es un 100% menor que el otro (el "1"), por lo que tenemos ausencia de portadora en el "0".

Cada carácter, tal como se especifica en la tabla 1, está compuesto por un bit de "start" de valor "1" que marca el inicio de la transmisión. A continuación le siguen los 8 bits de datos de *mayor a menor peso*. A éstos le sigue un bit de "stop" durante el cual la línea debe mantenerse a "0". Una vez concluido el bit de stop, puede enviarse un nuevo carácter transcurrido cualquier tiempo arbitrario.

Nuestro diseño no ha de realizar la recuperación del carácter, para ello se empleará una UART en la unidad de control del sistema, pero sí se debe realizar la demodulación y conversión a niveles digitales en la señal de entrada, por lo que la señal de salida del sistema para un carácter ha de ser como la mostrada en el ejemplo de la figura 2. Para que la señal sea correctamente leída por la UART, los niveles de señal para el "0" y el "1",  $V_l$  y  $V_h$  respectivamente, han de cumplir las especificaciones TTL.

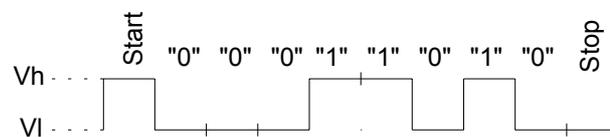


Figura 2. Ejemplo de señal de salida para el *byte* "00011010".

## 2. Diseño circuital

En este apartado se guía el diseño del circuito receptor de infrarrojos especificado anteriormente. **Todos los resultados que obtengáis de los cálculos que aquí se proponen se han de entregar como estudio previo antes de iniciarse esta práctica.**

El sistema a diseñar se compone de varias partes diferenciadas tal y como se muestra en la figura 3.

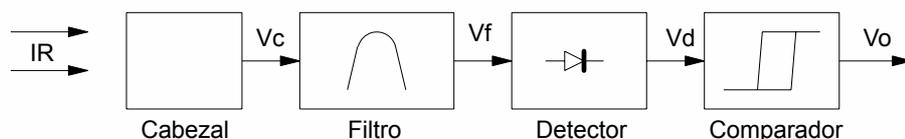


Figura 3. Estructura del receptor de infrarrojos

La emisión de infrarrojos del mando a distancia para el robot incide en un transductor óptico dentro del primer bloque **Cabezal**, que realiza la conversión a niveles de tensión. Esta tensión generada  $V_c$  posee información sobre la emisión infrarroja del emisor, pero también posee un alto contenido de ruido, por lo que se debe filtrar con el bloque **Filtro**. La señal  $V_f$  filtrada ataca al bloque **Detector** que realiza la demodulación AM de la señal.

Finalmente la señal demodulada  $V_d$ , ya en banda base, es procesada por un comparador con histéresis para disponer de una señal digital  $V_o$  libre de ruido.

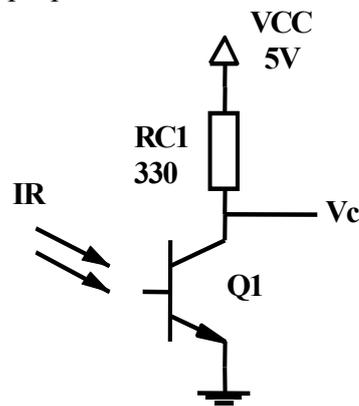
Todos los bloques se hallan alimentados a 5 voltios ( $V_{cc}$ ).

## 2.1 Especificaciones del Cabezal

El cabezal realiza la conversión de la señal infrarroja en una señal eléctrica susceptible de ser procesada por la circuitería electrónica que le sigue.

La figura 4 muestra la propuesta de cabezal sensor para estas prácticas.

El elemento fundamental en la conversión es el fototransistor  $Q_1$  de tipo BPW77. Una vez debidamente polarizado con la resistencia  $R_{c1}$ , este fototransistor suministra una corriente de colector que es proporcional a la intensidad de luz incidente.



**Figura 4.** Diseño del bloque Cabezal

Para convertir la corriente de colector del fototransistor en un valor de tensión, se emplea la resistencia  $R_{c1}$ . De este modo, la tensión en el colector de  $Q_1$ ,  $V_c$ , será tanto menor, respecto de masa, cuanto mayor sea la luz incidente.

El diseño de la resistencia  $R_{c1}$  es un compromiso entre varias restricciones. La resistencia  $R_{c1}$ , a priori, debería ser grande para tener una mayor sensibilidad a la luz incidente. Pero ello daría lugar a dos problemas: En primer lugar, la luz ambiental podría saturar el transistor. En segundo lugar, dada la capacidad de colector del transistor, una resistencia elevada, disminuiría el ancho de banda del cabezal por debajo de la frecuencia portadora, atenuando la señal.

Debido a los problemas asociados a la optimización del valor de  $R_{c1}$ , en este caso se proporciona ya un valor adecuado que es de 330 Ohms. Este valor permite un compromiso adecuado entre la ganancia del cabezal y su ancho de banda.

## 2.2 Diseño del Filtro

El filtro paso-banda que se halla entre el cabezal y el detector permite eliminar la componente continua de la luz que incide en el sensor, junto con el ruido de otras fuentes luminosas. La señal  $V_c$  contará, al menos con 4 componentes

- Componente continua de la iluminación general de la sala
- Componente a 100Hz proveniente de la iluminación fluorescente
- Ruido de menor nivel en toda la gama frecuencial (ruido supuesto blanco)
- Componente de señal a la frecuencia portadora (100mVpp a 50cm del emisor)

El filtro pretende eliminar las 3 primeras componentes y reforzar la componente de señal.

Un filtro paso alto de primer orden podría eliminar la componente continua, pero tendríamos un rechazo bajo de la componente a 100Hz. Además, un filtro de este tipo prácticamente no elimina el ruido blanco. Es por ello que recurriremos a una realización paso banda de segundo orden.

Un filtro paso banda de segundo orden tiene la función de red:

$$H(s) = \frac{k(\omega_o/Q)s}{s^2 + (\omega_o/Q)s + \omega_o^2} \quad Bw \approx \frac{\omega_o}{Q}$$

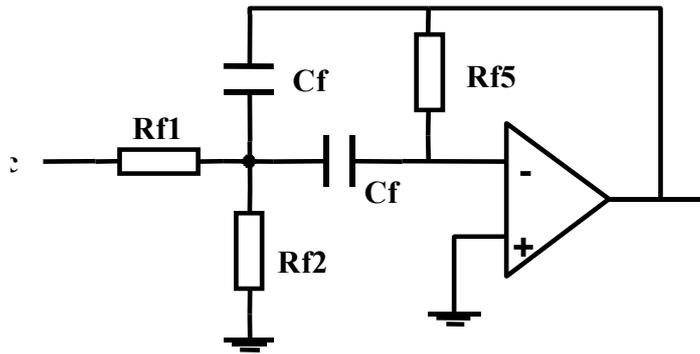
Donde  $k$  es la ganancia del filtro, esto es, la amplificación de éste a la frecuencia central,  $\omega_o$  es la frecuencia central y  $Q$  el factor de calidad del filtro que determina su ancho de banda  $Bw$ .

En general no interesa tener un valor de  $Q$  muy elevado si no se desea que el filtro se vuelva inestable, es por ello que tomaremos para  $Q$  un valor de 5.

El valor de  $k$  lo determinaremos para garantizar una señal de salida de amplitud suficiente aún en el caso en que la señal de entrada sea mínima.

**P1 Determínese el mínimo valor de la ganancia  $k$  del filtro para garantizar una amplitud de 1Vpp en la señal de salida cuando el emisor se halla a medio metro del cabezal.**

Una vez conocidos los valores de  $k$  y  $Q$  ya tenemos el filtro especificado, sólo nos queda diseñar una implementación. Para ello recurriremos a estructura circuital de tipo *multiple feedback*, basada en el uso de un amplificador operacional TLC272, como la de la figura 5.



**Figura 5.** Filtro paso banda con operacional

La función de red de este filtro es:

$$H(s) = -\frac{1}{R_{f1}C_f} \frac{s}{s^2 + \frac{2}{R_{f5}C_f}s + \frac{R_{f1} + R_{f2}}{R_{f1}R_{f2}} \frac{1}{R_{f5}C_f}}$$

Únicamente resta determinar los valores de los diferentes componentes. Para obtener los valores de k, Q y  $\omega_0$  deseados.

**P2 Suponiéndose fijado el valor de  $C_f$ , determínese el valor que ha de tener cada una de las resistencias en función de k, Q,  $\omega_0$  y  $C_f$ .**

Se ha de verificar además que el filtro no produzca efectos de carga sobre el cabezal, por lo que  $R_{f1}$  habrá de ser mucho mayor que  $R_{c1}$ . Caso de que esto no sea posible se habrá de considerar que  $R_{c1}$  se suma al valor efectivo de  $R_{f1}$ .

Por otro lado, no conviene tener valores resistivos o capacitivos muy altos o muy bajos. Puede tomarse como punto de partida que las resistencias deberán estar entre  $100\Omega$  y  $1M\Omega$  y los condensadores entre  $1nF$  y  $100nF$ .

**P3 Realícese una elección para  $C_f$  y determínese el valor numérico de  $R_{f1}$ ,  $R_{f2}$  y  $R_{f5}$ . Razónese la idoneidad de la elección de los valores.**

Los valores de los diferentes componentes deberán ajustarse a las series de valores normalizados. Por otro lado todos los componentes tienen unas ciertas tolerancias. Es por ello que el valor final de  $\omega_0$ , Q y k puede desviarse del previsto. Una ligera desviación de Q y k no nos afectará mucho, pero se ha de garantizar el valor de  $\omega_0$ . Es por ello que haremos a la resistencia  $R_{f2}$  ajustable. En concreto  $R_{f2}$  estará compuesta por dos resistencias en serie, una resistencia  $R_{f20}$  fija y un potenciómetro  $P_{f2}$ .

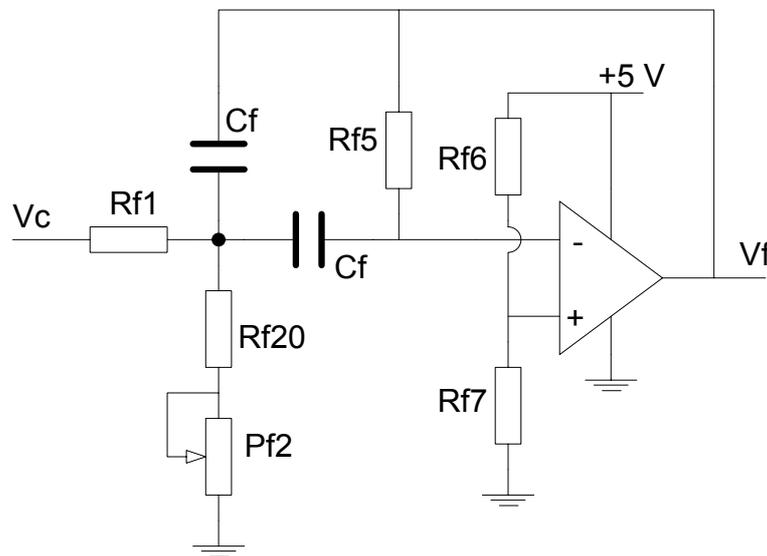
**P4 Diseñese  $R_{f20}$  y  $P_{f2}$  para que cuando se pueda dar un ajuste de +/- 20% respecto al valor nominal de  $R_{f2}$ .**

Todavía queda por resolver un problema. El diseño de la figura 5 únicamente funciona correctamente cuando la alimentación del operacional es bipolar como por ejemplo +15, -15. En ese caso, la tensión de salida  $V_f$  en ausencia de señal es cero.

Para poder emplear una alimentación unipolar como la nuestra +5V,0V es necesario establecer una tensión de referencia  $V_{ref}$  distinta de cero. La figura 6 muestra una posible modificación del filtro para admitir una alimentación unipolar

En nuestro caso elegiremos una tensión de referencia que será el valor medio entre los valores máximo y mínimo de tensión que puede suministrar la salida del operacional TLC272.

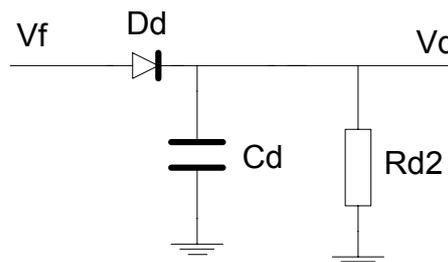
**P5 Diseñese  $R_{f6}$  y  $R_{f7}$  para que la tensión  $V_{ref}$  en la entrada no inversora del operacional se halle en la mitad del rango de salida del operacional TLC272. Se ha de garantizar que por estas resistencias circula una corriente inferior a 5mA.**



**Figura 6.** Filtro con alimentación unipolar

### 2.3 Diseño del Detector

El bloque detector recibe a su entrada la señal  $V_f$  discriminada por el filtro y ha de demodular ésta en AM para dar una señal  $V_d$  en banda base. Esto es, realiza una detección del valor de pico de la señal filtrada. La figura 7 muestra la estructura propuesta para este detector.



**Figura 7.** Bloque detector

El detector consta de un diodo  $D_d$  de tipo 1N4148 y de un filtro RC formado por  $C_d$  y  $R_d$ .

En ausencia de señal la salida del filtro, que conecta con el detector, será constante y de valor  $V_{ref}$ . En el caso en que se detecte la portadora y sea suficientemente grande, la señal de salida del filtro será una senoide centrada en  $V_{ref}$  y que ocupará todo el rango dinámico de salida del operacional.

Estudiaremos, en primer lugar, los valores típicos de salida del detector para el "0" y el "1". Para ello se ha de estimar la caída de tensión en el diodo  $D_d$ .

**P6 Determínese en valor mínimo de salida del detector  $V_{d_{min}}$  que se dará cuando no hay señal portadora (Nivel "0").**

**P7 Determínese el valor máximo de salida del detector  $V_{d_{max}}$  que se dará cuando la señal de salida del operacional sea máxima (Nivel "1").**

El diseño del filtro RC debe cumplir dos requisitos: mantener bajo el rizado de la señal de salida y garantizar una respuesta suficientemente rápida para mantener la velocidad de transmisión.

**P8 Teniendo en cuenta la frecuencia portadora de la transmisión, determínese la constante de tiempo mínima  $\tau_{min}$  del filtro que garantice que la señal demodulada tenga un rizado inferior al 10% de su valor máximo.**

**P9 Teniendo en cuenta la velocidad de transmisión de la señal, calcúlese la constante de tiempo máxima  $\tau_{max}$  que garantice que el flanco de bajada de la señal de entrada tenga siempre un retardo inferior al 25% del tiempo de bit. Considérese como umbral entre el "0" y el "1" el punto medio entre ambos valores de salida.**

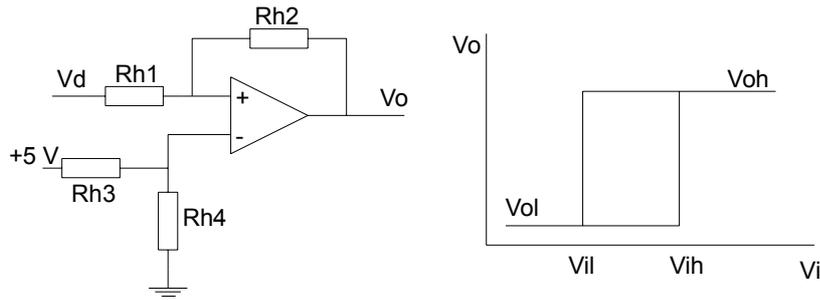
**P10 Teniendo en cuenta los dos resultados anteriores, elijase un valor de constante de tiempo  $\tau$  adecuado y elijase un par de valores adecuados de R y C que no comprometa el diseño del comparador posterior y no obligue al operacional a suministrar una corriente excesiva.**

## 2.4 Diseño del Comparador

El diseño del receptor de infrarrojos acaba con un bloque comparador que convierte la señal  $V_d$  demodulada en una señal  $V_o$  digital. Para ello recurriremos a un comparador con histéresis como el indicado en la figura 8.

En primer lugar determinaremos la histéresis.

**P11 Determínese el valor de anchura de histéresis  $V_{ih}-V_{il}$  que ha de ser el doble del máximo rizado posible de la tensión  $V_d$ .**



**Figura 8.** Comparador con histéresis

Estableceremos un umbral medio de comparación a partir de los valores de salida típicos del detector:

$$V_{im} = \frac{V_{ih} + V_{il}}{2} = \frac{Vd_{min} + Vd_{max}}{2}$$

Los valores de  $V_{ih}$  y  $V_{il}$  los determinaremos a partir de la anchura de histéresis y el umbral medio de comparación.

**P12** Determínese la relación entre  $V_{ih}$  y  $V_{il}$  y los valores de los componentes del comparador.

**P13** Determínese la resistencia de entrada del circuito comparador de la figura 8.

**P14** Determínese el valor de los componentes del comparador con histéresis de manera que se cumplan los valores arriba indicados. Se ha de garantizar que el comparador no produce efectos de carga sobre el demodulador, por tanto la resistencia de entrada del comparador habrá de ser mucho mayor que  $R_d$ .

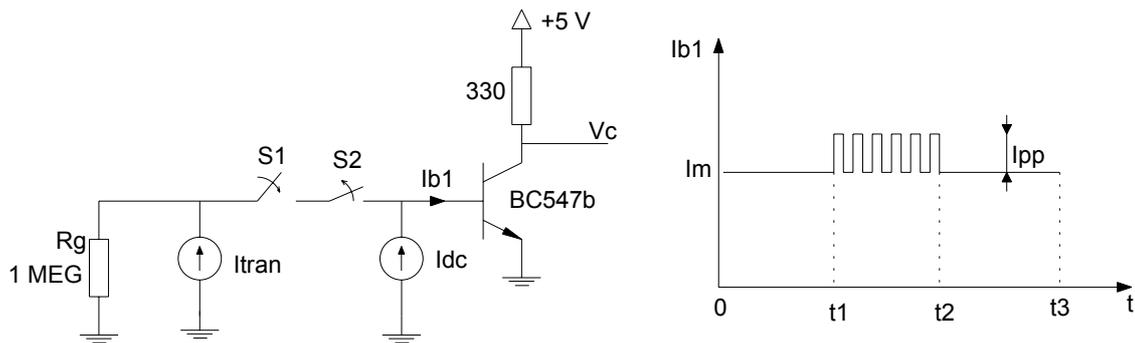
Con ello queda concluido el diseño del receptor de infrarrojos. A continuación se describirá la simulación de éste que debe iniciarse en la primera sesión de laboratorio.

### 3. Simulación del Receptor de Infrarrojos

Una vez diseñado el receptor de infrarrojos, se ha de simular para verificar los valores calculados y hacer los últimos ajustes en los componentes. Dentro de este apartado hay varias preguntas sobre la simulación empezando en **S1** y señaladas en **negrita**. En la memoria final deberéis responderlas de manera razonada.

#### 3.1 Simulación del cabezal

Dado que no disponemos de elementos adecuados para simular la parte óptica del diseño, realizaremos un modelo del cabezal empleando el circuito equivalente de la figura 9. Emplearemos para ello un transistor BC547b, de la librería MODUL1, en lugar del fototransistor. La corriente fotogenerada la modelaremos mediante fuentes de corriente.



**Figura 9. Simulación del cabezal**

La excitación de la base de  $Q_1$  se realizará con una señal como la mostrada en la figura 9. Ésta contendrá la información digital de 3 bits "010" modulada en amplitud con la frecuencia portadora  $f_0$ . Los valores de  $t_1$ ,  $t_2$  y  $t_3$  deberán calcularse a partir de la velocidad de transmisión del sistema.

Para implementar la corriente de base se recurrirá a 2 fuentes.

- Una fuente de corriente continua **Idc** que modelará la iluminación ambiental y que estableceremos en  $30 \mu\text{A}$ .
- Una fuente de señal **Itran** que simulará la fotogeneración debida a la recepción de la señal infrarroja. Para implementarla recurriremos a una señal cuadrada entre 0 y  $10 \mu\text{A}$  con frecuencia igual a la de la señal portadora.

Para modelar el inicio y fin del "1" en la secuencia "010" se emplearán dos interruptores S1 y S2. El interruptor S1, inicialmente abierto, se cerrará en  $t_1$ . El interruptor S2, por su parte, inicialmente cerrado, se abrirá en el tiempo  $t_2$ . De este modo, la señal de la fuente Itran sólo alcanzará la base del transistor entre los tiempos  $t_1$  y  $t_2$ .

Los interruptores S1 y S2 serán de tipo  $Sw\_tClose$  y  $Sw\_tOpen$  respectivamente. Ambos se hallan en la librería EVAL. Con objeto de aumentar su idealidad, modificaremos sus parámetros para que su resistencia en estado de no conducción sea de 1000 megaohms.

En el circuito se ha incluido una resistencia de 1 megaohm en paralelo con Itran para evitar la singularidad matemática que se daría al quedar esta fuente en circuito abierto.

**S1 Realizad una simulación transitoria del cabezal y verificad que la corriente  $I_{b1}$  es la mostrada en la figura 9 y que la tensión de salida  $V_c$  tiene el comportamiento esperado.**

### 3.2 Simulación del filtro paso banda

Introducid en una ventana de esquemáticos el bloque de filtrado paso banda. De momento, el potenciómetro  $P_{f2}$  podéis substituirlo por una resistencia que tenga su valor medio.

Introducid como señal de entrada una fuente de tipo AC con valor de continua de 2V y 1V de tensión alterna "AC". Realizad un barrido en frecuencia entre 1 kHz y 100 kHz.

**S2 Obtened la gráfica AC del filtro y verificad si se cumplen las especificaciones del filtro. En concreto deberéis obtener los valores de  $\omega_0$ , Q y k.**

Si alguno de los valores no son los correctos, deberéis modificar los componentes para lograr que el diseño sea correcto. En concreto deberá cumplirse que Q se halle entre 2 y 10, que k se halle entre 7 y 15 y que la frecuencia portadora se halle dentro del ancho de banda del filtro. Recordad las limitaciones que se especificaron para los componentes del filtro en el apartado 2.2 y el hecho de que R2 es el componente más adecuado para ajustar el valor de  $f_0$ .

**S3 Si habéis realizado alguna modificación en el filtro, indicad los componentes que habéis variado y los valores finales obtenidos para  $\omega_0$ , Q y k.**

### 3.3 Simulación del comparador con histéresis

Dada la simplicidad del detector no lo simularemos por separado. Dejaremos, por tanto, la verificación de este bloque para la simulación global del conjunto.

Introducid el circuito del comparador con histéresis en una ventana de captura de esquemáticos de Spice. Aplicad a la entrada una señal senoidal **transitoria** de 10 Hz que barra el rango de tensiones de entrada de 0 a 5 V y realizad una simulación transitoria durante un ciclo completo de ésta.

#### **S4 Obtened la gráfica Vo(Vd) y evaluad los valores de Vih y Vil.**

Caso de que los valores no sean correctos, realizad las correcciones oportunas.

### **3.4 Simulación de conjunto**

Juntad ahora todos los bloques en una ventana de esquemáticos incluyendo el modelo de cabezal anteriormente descrito.

El diodo lo podéis obtener con el modelo D1N4148 de la librería EVAL.

Realizad ahora una simulación transitoria entre 0 y t3.

#### **S5 Verificad ahora todo el circuito. En concreto deberéis verificar, con gráficas que lo respalden, los siguientes puntos:**

- **La salida del cabezal debe tener la misma forma que la señal de entrada pero invertida.**
- **La salida del filtro debe contener también un pulso modulado a la frecuencia portadora pero amplificado y con un nivel medio Ver.**
- **La salida del detector debe reproducir la secuencia digital "010" pero con un cierto rizado.**
- **La salida del comparador debe reproducir limpiamente la secuencia digital "010"**
- **Los niveles de salida del comparador deben cumplir las especificaciones TTL.**
- **Los retardos entre la señal de entrada y de salida inducidos por el detector no han de superar el 10% del tiempo de bit para ninguno de sus flancos.**

Una vez verificado todo el sistema ya está listo para montar los componentes en la placa *protoboard* y realizar la verificación experimental del conjunto.

## 4. Medición experimental del Receptor de Infrarrojos

Concluida la simulación y ajuste de valores del receptor de infrarrojos, éste debe ser montado en una placa *protoboard*, para su posterior medida en el laboratorio. Con objeto de aprovechar el tiempo de laboratorio es **importante que lleguéis al laboratorio con el circuito ya montado, especialmente si habéis dedicado dos sesiones a la simulación.**

Dentro de este apartado, de manera similar al apartado anterior, deberéis responder durante la práctica, de manera razonada, las preguntas referentes a las medidas desde **M1** en adelante marcadas en negrita. Los resultados obtenidos deberéis incluirlos en la memoria del módulo.

### 4.1 Montaje del circuito

El circuito a montar es el mismo que se diseñó y simuló anteriormente. No obstante hay dos puntos que se han de considerar durante el montaje.

#### Regulador de tensión

En nuestro diseño se propone añadir opcionalmente un regulador de tensión de tipo 7805 que nos garantizará una tensión de entrada de 5V con independencia del nivel de alimentación de entrada, dentro de unos límites de tensión de entrada, y que nos reducirá el rizado de alimentación si lo hubiera.

Caso de que deseéis emplearlo, deberéis estudiar las especificaciones de este regulador para conectarlo correctamente en la placa *protoboard*.

#### Disposición de los circuitos

Algunas de las medidas que realizaremos se harán sobre algunos de los circuitos aislados, por tanto, es recomendable montar los circuitos de manera que se puedan aislar unos de otros si se requiere. En concreto, si bien cada integrado TLC272 contiene dos operacionales, se recomienda emplear un integrado para el filtro y otro para el comparador con objeto de disponer de un montaje más ordenado.

La medición del circuito la realizaremos en tres etapas. En las dos primeras estudiaremos el comportamiento de los dos bloques más complejos: Filtro y Comparador. En la tercera etapa realizaremos la medida del conjunto.

## 4.2 Medida del filtro

Aislad el filtro del resto del circuito.

Ajustad el generador de funciones para una señal senoidal de 0.1Vpp de amplitud y 2V de offset. Aplicad esta señal a la entrada del filtro con el potenciómetro de ajuste en su posición media.

**M1 Variad la frecuencia para obtener la frecuencia para la que la ganancia es máxima. Esta será la frecuencia central del filtro  $f_f$ .**

**M2 Si  $f_f$  es distinta de la frecuencia portadora de la señal ( $f_0$ ), ajustad el potenciómetro Pf2 para que ambas sean iguales. En todo caso  $f_0$  debe hallarse dentro del ancho de banda del filtro.**

**M3 Obtened la ganancia del filtro para la frecuencia central  $f_f = f_0$  una vez ajustado.**

**M4 Obtened las frecuencias de corte a 3dB y obtened a partir de ellas la Q del filtro.**

En principio, si la simulación se ha realizado correctamente, las medidas deberían alejarse poco de la simulación, no obstante, si las discrepancias son grandes, podría ser necesario rediseñar el filtro.

## 4.3 Medida del comparador con histéresis

Aislad el comparador con histéresis del resto del circuito.

Aplicad a la entrada una señal de muy baja frecuencia (menos de 100Hz) que tenga como valores extremos 0V y 5V.

**M5 Obtened la característica entrada-salida del comparador poniendo el osciloscopio en modo XY.**

**M6 Obtened los valores de  $V_{ih}$  y  $V_{il}$ .**

## 4.4 Medida de conjunto

Para la realización de las próximas medidas se os proporcionará un emisor infrarrojo compuesto por un cable, dos diodos LED de infrarrojos y una resistencia tal y como se muestra en la figura 10.



**Figura 10.** Cable de generación IR

Para generar la señal portadora infrarroja conectaremos la salida del generador de funciones tanto al cable del emisor como al osciloscopio empleando para ello una "T" BNC.

Seleccionad en el generador de funciones la forma de onda cuadrada y ajustad la frecuencia y la amplitud para generar una señal a la frecuencia señal portadora con un nivel alto de 2v y un nivel bajo de -6V.

Observad que dada la configuración de los diodos, estos estarán en corte cuando la tensión sea de 2v y en conducción cuando la tensión sea de -6V.

Aislad el cabezal del resto del circuito, conectad el segundo canal del osciloscopio a la salida del cabezal Vc y verificad que es sensible al ruido producido por la iluminación fluorescente.

**M7 Determinad la amplitud del ruido a 100Hz de la iluminación fluorescente.**

Comprobad usando el cable emisor que el cabezal es sensible a la emisión infrarroja a la frecuencia portadora llegando incluso a saturar el transistor si el emisor se halla muy próximo. Recordad que tanto los emisores como el receptor son muy direccionales, por lo que una pequeña variación angular puede suponer una gran variación de la señal recibida.

**M8 Obtened la amplitud de la señal en Vc cuando el emisor se halla aproximadamente a medio metro del receptor.**

Conectad ahora el filtro y verificad el funcionamiento correcto del mismo.

**M9 Comprobad la amplitud del ruido a 100Hz despues de pasar con el filtro y obtened el rechazo sobre este ruido que produce el filtro.**

**M10 Realizad una estimación de la máxima distancia a la que la señal de salida del filtro tiene una amplitud de al menos 1V.**

Conectad ahora el detector y el comparador a la salida.

**M11 Obtened la amplitud del rizado a la salida del detector en presencia de señal cuando el operacional trabaja entre sus dos límites de saturación.**

**M12 Verificad que la señal de salida del comparador es correcta y sin ruido. Obtened una estimación de la máxima distancia a la que opera correctamente el conjunto receptor.**

## 4.5 Lista de componentes

Para realizar esta práctica necesitareis los siguientes componentes:

- Placa *protoboard* y cables de interconexión de componentes.
- Cables para alimentación, excitación y medida banana-banana y banana-BNC
- *Sondas de osciloscopio (opcional)*
  
- 1 Fototransistor BPW77
- 2 Integrados TLC272
- 1 Diodo 1N4148
- *1 Regulador 7805 (opcional)*
  
- Resistencia ajustable calculada en el estudio previo
  
- Resistencias variadas de 1/4 W
- Condensadores variados entre 1nF y 10 $\mu$ F

Las cantidades indicadas son mínimas, por lo que se recomienda tener dispositivos extra por si resultaran dañados durante la medida.

Deberéis, además, revisar la lista de componentes a la luz del resultado obtenido del estudio previo de la práctica.

